





Multi-level circuit card structure.

Patent number: DE69015878T
Publication date: 1995-07-13
Inventor: BREGMAN MARK FIELDING (US); BUCHWALTER STEPHEN LESLIE (US); HERMANN KARL (US); KOVAC CAROLINE ANN (US); POORE PAIGE ADAMS (US); VIEHBECK ALFRED (US)
Applicant: IBM (US)
Classification:
- international: **H01L23/538; H05K1/14; H05K3/44; H05K3/46; H05K1/02; H05K1/05; H05K3/32; H05K3/42; H01L23/52; H05K1/14; H05K3/44; H05K3/46; H05K1/02; H05K1/05; H05K3/32; H05K3/42; (IPC1-7): H05K1/05; H05K1/00**
- european: H01L23/538F; H05K1/14D; H05K3/44B; H05K3/46B2
Application number: DE19906015878T 19900321
Priority number(s): US19890339334 19890417

Also published as:

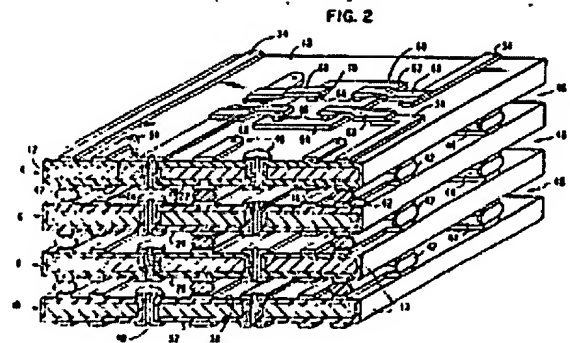
 EP0399161 (A2)
 JP2288396 (A)
 EP0399161 (A3)
 EP0399161 (B1)

[Report a data error here](#)

Abstract not available for DE69015878T

Abstract of correspondent: **EP0399161**

Structure for mounting electronic devices thereon. The structure is fabricated from a plurality of substrates (4, 6, 8, 10) each having a thermally and/or electrically conductive core (12) surrounded by a dielectric material (13). The substrates can be adherently placed together with the electrically conductive cores providing ground and power planes or the substrates can be mounted together with connectors (42) electrically interconnecting adjacent substrates and spacing the adjacent substrates apart providing a space through which a fluid can flow to extract heat generated by the electronic devices mounted thereon. The conductive cores provide both power and ground planes to the structure and a means for thermally dissipating the generated heat.



Data supplied from the esp@cenet database - Worldwide

THIS PAGE LEFT BLANK



①⑨ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Übersetzung der
europäischen Patentschrift

⑧⑦ EP 0 399 161 B1

⑩ **DE 690 15 878 T 2**

⑤① Int. Cl.⁶:
H 05 K 1/05
H 05 K 1/00

| | |
|--|--------------|
| ②① Deutsches Aktenzeichen: | 690 15 878.5 |
| ⑧⑥ Europäisches Aktenzeichen: | 90 105 309.0 |
| ⑧⑥ Europäischer Anmeldetag: | 21. 3. 90 |
| ⑧⑦ Erstveröffentlichung durch das EPA: | 28. 11. 90 |
| ⑧⑦ Veröffentlichungstag der Patenterteilung beim EPA: | 11. 1. 95 |
| ④⑦ Veröffentlichungstag im Patentblatt: | 13. 7. 95 |

DE 690 15 878 T 2

③① Unionspriorität: ③② ③③ ③①
17.04.89 US 339334

⑦③ Patentinhaber:
International Business Machines Corp., Armonk,
N.Y., US

⑦④ Vertreter:
Teufel, F., Dipl.-Phys., Pat.-Ass., 71155 Altdorf

⑧④ Benannte Vertragsstaaten:
DE, FR, GB

⑦② Erfinder:
Bregman, Mark Fielding, Ridgefield, Connecticut
06877, US; Buchwalter, Stephen Leslie, Wappingers
Falls, New York 12590, US; Hermann, Karl, Austin,
Texas 78758, US; Kovac, Caroline Ann, Ridgefield,
Connecticut 06877, US; Poore, Paige Adams,
Durham, North Carolina 27713, US; Viehbeck,
Alfred, Stormville, New York 12582, US

⑤④ Mehrschichtleiterplattenstruktur.

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 690 15 878 T 2

B E S C H R E I B U N G

MEHRSCHICHTLEITERPLATTENSTRUKTUR

Diese Erfindung bezieht sich auf eine Mehrschichtleiterplattenstruktur, auf die ein elektronisches Bauelement montiert werden kann.

In elektronischen Computern werden elektronische Bauelemente oder Module, die elektronische Bauelemente enthalten, auf Leiterplatten montiert, die die elektronischen Bauelemente und Module elektrisch miteinander verbinden. Mehrschichtleiterplatten werden üblicherweise hergestellt, indem man eine Anzahl von Substraten, d.h. Epoxidharz/Glasfasern, die auf jeder Seite mit Kupferschaltungen versehen sind, zusammenlaminiert. In dem Mehrschichtlaminat werden dann Bohrungen angebracht, die die zahlreichen Kontaktlöcher für die Verbindung der Zwischenschichten bilden. Die Kerne müssen eine außerordentlich hohe Lagegenauigkeit aufweisen, weil Abweichungen die Leiterplatte unbrauchbar machen würden. Die elektrische Leistungsfähigkeit der Leiterplatte hängt von vielen Faktoren ab. Die größte Einschränkung ergibt sich aus der Dielektrizitätskonstante des Epoxidharz-/Glasfasermaterials. Das thermische Verhalten der Mehrschichtplatte ist schlecht, weil die Wärmeleitfähigkeit des Epoxidharz-/Glasfasermaterials sehr niedrig ist. Deshalb können Halbleiterchips, die beim Betrieb viel Wärme erzeugen, nicht direkt auf Platten aus Epoxidharz-/Glasfasermaterial montiert werden. Die überschüssige Wärme muß daher von der integrierten Schaltung auf eine andere Packungsebene, den Chipträger oder den Modul, abgeführt werden.

Das Abführen der Wärme, die in zum unteren Leistungsbereich gehörenden Leiterplatten erzeugt wird, gestaltet sich immer problematischer, da die Integration der elektronischen Bauelemente immer weiter voranschreitet. Herkömmliche Leiterplatten mit Epoxidharz oder anderen organischen Materialien als Dielek-

trikum haben schlechte thermische Eigenschaften, so daß Wärme nicht wirksam aus dem System abgeleitet werden kann.

Dies begrenzt entweder die Leistung oder die Anzahl der Chips, die auf einer Platte untergebracht werden können. Eine Möglichkeit, dieses Problem zu lösen, besteht darin, daß man die Platte aus Materialien mit einer hohen Wärmeleitfähigkeit herstellt. Dielektrische Materialien mit einer hohen Wärmeleitfähigkeit, wie zum Beispiel Berylliumoxid, sind aber teuer. Eine Alternative ist die Verwendung thermisch leitenden Materials, das mit einer relativ dünnen Schicht aus dielektrischem Material überzogen ist.

US-A-3 606 677 beschreibt eine Mehrschichtstruktur, die durch das Laminieren dielektrischer Substrate mit darauf befindlichen Leitermustern und mit dazwischen befindlichen nichtmetallisierten Substraten hergestellt wird.

US-A-3 795 047 beschreibt eine Mehrschichtstruktur, die durch das Laminieren von Unterbaugruppen hergestellt wird, die durch ein homogenes, aus kugelförmigen Teilchen bestehendes Pulver, das in einem Epoxidharz zwischen benachbarten Schichten eingebettet ist, elektrisch miteinander verbunden werden.

US-A-3 683 653 beschreibt eine Mehrschichtleiterplatte, die aus laminierten dielektrischen Isolierträgern mit darauf befindlichen Schaltungen hergestellt wird.

US-A-3 436 819 beschreibt eine Mehrschichtleiterplatte, die aus Schaltungen enthaltenden dielektrischen Laminiersubstraten hergestellt wird.

US-A-4 496 793 beschreibt eine Mehrschichtleiterplatte, die eine oder mehrere Metallstabilisierungslagen zum Einstellen des Wärmeausdehnungskoeffizienten des Laminats umfaßt.

Die beanspruchte Erfindung soll dazu dienen, diese Nachteile zu

beseitigen.

EP-A-0028657 beschreibt Mehrschichtleiterplattenstrukturen, die aus Substraten hergestellt werden, die aus einem thermisch und/oder elektrisch leitenden Kern gebildet werden, der mindestens teilweise mit einem dielektrischen Material überzogen ist. Auf den Hauptflächen der einander gegenüberliegenden, benachbarten Substrate befinden sich Leitermuster. Die Leitermuster können durch dazwischenliegende Schichten aus Metall mit einem niedrigem Schmelzpunkt miteinander verbunden sein.

Es ist daher Aufgabe dieser Erfindung, eine Struktur mit verbessertem elektrischen und thermischen Verhalten zur Verfügung zu stellen, auf die ein elektronisches Bauelement einer integrierten Schaltung montiert werden kann.

Die Erfindung bezieht sich folglich auf eine Mehrschichtleiterplattenstruktur, wie sie in Anspruch 1 definiert ist. Die Struktur wird aus einer Vielzahl von Substraten mit thermisch und/oder elektrisch leitenden Kernen gebildet, die durch Leiter elektrisch miteinander verbunden sind, die benachbarte Substrate räumlich voneinander trennen, damit ein Kühlmittel zwischen ihnen hindurchfließen kann.

Die Struktur besitzt eine Vielzahl von Substraten, von denen jedes eine erste und eine zweite Hauptfläche hat. Die Substrate werden aus mindestens einem thermisch und/oder elektrisch leitenden Kern gebildet, der mit einem dielektrischen Material bedeckt ist. Ein elektrisch leitendes Muster wird auf mindestens einer der Hauptflächen eines jeden Substrats gebildet.

Eine Hauptfläche eines der Substrate wird so angeordnet, daß sie einer Hauptfläche eines benachbarten Substrats in der Struktur gegenüberliegt. Zwischen benachbarten Substraten gibt es eine Vielzahl von unter Druck verformbaren Verbindern, die aus Lötmittekkugeln, leitenden Epoxidharzformulierungen oder leitenden Elastomerformulierungen gebildet werden. Die Vielzahl

von Verbindern verbindet mindestens einen Teil der Leitermuster auf den Hauptflächen der benachbarten Substrate elektrisch miteinander. Der Verbinder trennt die Hauptflächen der benachbarten Substrate räumlich voneinander.

In einem Ausführungsbeispiel der vorliegenden Erfindung wird eine Hauptfläche eines der Substrate so angeordnet, daß sie einer Hauptfläche eines benachbarten Substrats in der Struktur gegenüberliegt und an dieser haftet. Auf mindestens einer der äußeren Hauptflächen der Struktur befindet sich ein Leitermuster. Leitende Verbindungslöcher bilden die elektrische Verbindung zwischen mindestens zweien der aus dem Leitermuster auf den Endhauptflächen bestehenden Gruppe, und einem elektrisch leitenden Kern von mindestens einem der Substrate.

In einem anderen speziellen Ausführungsbeispiel der vorliegenden Erfindung enthält eine Struktur eine Vielzahl von Baugruppen, die durch eine Vielzahl von Verbindern elektrisch miteinander verbunden und räumlich getrennt werden. Jede Baugruppe enthält eine Vielzahl von Substraten.

Eine Hauptfläche eines der Substrate ist so angeordnet, daß sie einer Hauptfläche eines benachbarten Substrats in der Struktur gegenüberliegt und an dieser haftet. Auf mindestens einer der äußeren Hauptflächen der Baugruppe gibt es ein Leitermuster. Leitende Verbindungslöcher sorgen für die elektrische Verbindung zwischen mindestens zweien aus der aus Leitermustern auf den äußeren Hauptflächen bestehenden Gruppe und einem elektrisch leitenden Kern von mindestens einem der Substrate. In einem spezielleren Ausführungsbeispiel der vorliegenden Erfindung wird ein elektronisches Bauelement elektrisch auf die Mehrschichtstruktur montiert.

In einem anderen spezielleren Ausführungsbeispiel der vorliegenden Erfindung werden Substrate, die leitende Muster auf beiden Hauptflächen haben, durch elektrisch leitende Verbindungslöcher in den Substraten miteinander verbunden.

Eine Leiterplatte mit niedriger Dielektrizitätskonstante wird folglich dadurch erzeugt, daß Materialien mit niedriger Dielektrizitätskonstante verwendet werden, und dadurch, daß man Luftspalte zwischen den die Mehrschichtleiterplatte bildenden Substraten erzeugt, indem man Mittel, die die benachbarten Substrate elektrisch miteinander verbinden und die die benachbarten Substrate auch räumlich voneinander trennen, zwischen benachbarten Substraten anordnet.

Die Strukturen der vorliegenden Erfindung werden aus Substraten hergestellt, die aus einem thermisch und/oder elektrisch leitenden Kern gebildet werden, der mit einem dielektrischen Material überzogen ist. Der Kern verleiht jedem Substrat strukturelle Stabilität. Die Strukturen der vorliegenden Erfindung, die aus einer Vielzahl dieser Substrate hergestellt werden, haben deshalb eine erhöhte strukturelle Stabilität. Wenn der Kern elektrisch leitend ist, kann er als Masse- oder Stromversorgungsebene dienen, so daß es nicht mehr notwendig ist, eine separate leitende Schicht oder Lage als Masse- oder Stromversorgungsebene vorzusehen. Wenn der Kern thermisch leitend ist, kann, weil jedes Substrat einen Kern hat, die Struktur selbst als Wärmesenke fungieren, um Wärme, die durch ein darauf montiertes elektronisches Bauelement erzeugt wird, abzuleiten.

Diese und andere Ziele und Vorteile werden aus der folgenden ausführlichen Beschreibung der bevorzugten Ausführungsbeispiele, in der auf der beigefügten Zeichnung Bezug genommen wird, deutlich, in der:

FIG. 1 eine schematische Darstellung einer Mehrschichtstruktur der vorliegenden Erfindung ist, bei der benachbarte Substrate durch eine Vielzahl von Leitern elektrisch miteinander verbunden und räumlich voneinander getrennt werden;

FIG. 2 die Struktur von FIG. 1 mit einem darauf montierten elektronischen Bauelement zeigt;

- FIG. 3 - 7 ein Verfahren zur Herstellung von Metallkernsubstraten zeigen, die in dem bevorzugten Ausführungsbeispiel der Erfindung zur Anwendung gelangen;
- FIG. 8 eine schematische Darstellung einer Mehrschichtstruktur darstellt, bei der benachbarte Substrate haftend zusammengefügt werden;
- FIG. 9 Verbindungslöcher in den Strukturen von FIG. 1, FIG. 2 und FIG. 9 zeigt; und
- FIG. 10 ein spezielleres Ausführungsbeispiel der Verbindungslöcher von FIG. 10 zeigt.

FIG. 1 zeigt eine Struktur, die aus den Substraten 4, 6, 8 und 10 gebildet wird. Jedes Substrat hat einen thermisch leitenden Kern 12. Der thermisch leitende Kern 12 besteht vorzugsweise aus einem Material mit hoher Wärmeleitfähigkeit, wie zum Beispiel einem Metall, ist jedoch nicht darauf beschränkt. Typische Metalle sind Kupfer, Aluminium, Eisen, Kupfer-Invar-Kupfer und ähnliche Metalle. Invar ist eine Eisen-Nickel-Legierung. Der Kern hat normalerweise eine Dicke von ungefähr $2,5\text{ }\mu\text{m}$ ($0,1\text{ Millizoll}$) bis ungefähr $1,016\text{ mm}$ (40 Millizoll), vorzugsweise von ungefähr $2,5\text{ }\mu\text{m}$ ($0,1$) bis ungefähr $250\text{ }\mu\text{m}$ (10 Millizoll), ganz besonders bevorzugt jedoch von ungefähr $2,5\text{ }\mu\text{m}$ ($0,1\text{ Millizoll}$) bis ungefähr $127\text{ }\mu\text{m}$ (5 Millizoll). Der Metallkern kann so ausgewählt werden, daß jedes Substrat einen Wärmeausdehnungskoeffizienten aufweist, der dem des Materials sehr nahekommt, aus dem ein auf der Struktur von FIG. 1 montiertes elektronisches Bauelement hergestellt wird. Normalerweise wird ein elektronisches Bauelement aus einem Material wie Silizium oder Galliumarsenid hergestellt. Bei einem elektronischen Bauelement aus Silizium sind Kupfer-Invar-Kupfer und Molybdän Beispiele für einen Metallkern 12, bei dem sich ein Wärmeausdehnungskoeffizient ergibt, der dem von Silizium nahekommt. Der Kern kann auch aus Kupfer, Aluminium und jedem anderen Metall bestehen. Ein Kern 12 mit einem Wärmeausdehnungskoeffizienten, der dem

darauf montierten elektronischen Bauelement eng angepaßt ist, ermöglicht es, daß das Bauelement direkt an der Leiterplatte angebracht werden kann, ohne daß man befürchten muß, daß die Zuverlässigkeit durch die thermische Nichtübereinstimmung zwischen dem elektronischen Bauelement und der Leiterplatte beeinträchtigt wird. Jedes Substrat 4, 6, 8 und 10 ist mit einem dielektrischen Material 13 überzogen. Das dielektrische Material kann ein Polymer oder ein Keramikwerkstoff oder jedes andere dielektrische Material sein. Beispiele für Polymermaterialien sind Polyimid, Mylar, Polyetherimid, Polytetrafluorethylen, Epoxidharz (FR4) und Bismaleimidharze. Die ganz besonders bevorzugten Materialien sind Polyimide. Die Polymermaterialien können Polymere mit oder ohne Füllstoffe sein.

Zu den Beispielen für geeignete Polymere zählen die Polyimide Pyralin® von DuPont, Probimide® von Ciba-Geigy und Durimid von Rogers. In dem Artikel unter der Überschrift "Polyimides" in der Encyclopedia of Chemical Technology, dritte Ausgabe, Band 18, S. 704-719, werden verschiedene Polyimidmaterialien, einschließlich der Homopolymere, beschrieben.

Jedes Substrat hat eine erste Hauptfläche und eine zweite Hauptfläche. Aus der Zeichnung ist ersichtlich, daß Substrat 4 eine Hauptfläche 18 und eine Hauptfläche 20 hat, und daß Substrat 6 eine Hauptfläche 22 und eine Hauptfläche 24 hat. Substrat 8 hat eine Hauptfläche 26 und eine Hauptfläche 28. Substrat 10 hat eine Hauptfläche 30 und eine Hauptfläche 32.

Es ist weiter ersichtlich, daß Substrat 4 ein Metallisierungsmuster 34 auf der Hauptfläche 18 und ein Metallisierungsmuster 36 auf der Hauptfläche 20 hat. Weiterhin wird deutlich, daß die Substrate 4, 6 und 10 elektrische Leitermuster auf jeder ihrer Hauptflächen aufweisen. Je nach Verweisungszweck der Struktur 2, kann es sein, daß nicht jedes Substrat ein Leitermuster auf jeder Hauptfläche aufweisen muß. Das Muster auf der Hauptfläche 18 von Substrat 4 ist durch das elektrisch leitende Verbindungsloch 40 elektrisch mit dem Leitermuster 36 auf Hauptfläche

20 verbunden.

FIG. 1 zeigt, daß jedes Substrat 4, 6, 8 und 10 Verbindungslöcher hat, die Leitermuster auf jeder Hauptfläche elektrisch miteinander verbinden. Substrat 4 ist durch den elektrischen Verbinder 42 elektrisch mit Substrat 6 verbunden. Der elektrische Verbinder 42 ist zwischen einem Teil des Leitermusters 36 auf Hauptfläche 20 des Substrats 4 und dem Leitermuster 44 auf Hauptfläche 22 des Substrats 6 gebondet. Der elektrische Verbinder 42 kann aus Lötmitteikugclchen, leitenden Epoxidharzformulierungen oder leitenden Elastomerformulierungen gebildet werden. Beim elektrischen Verbinder 42 handelt es sich vorzugsweise um ein Lötmitteikugclchen mit einer Größe von ungefähr 25,4 µm (1 Millizoll) bis ungefähr 254 µm (10 Millizoll). Der elektrische Verbinder 42 läßt zwischen jedem Substrat der Struktur 2 einen Zwischenraum 46.

Ein elektrischer Verbinder 42 kann elektrisch mit einem elektrisch leitenden Substratkern verbunden werden. Der Kern kann als Masse- oder Stromversorgungsebene verwendet werden. Der elektrische Verbinder 42' ist elektrisch mit Leiter 36' auf Substrat 4 und Leiter 44' auf Substrat 6 verbunden. Leiter 36' ist durch eine Öffnung in der dielektrischen Schicht 11 des Substrats 4 elektrisch mit dem Kern 12 verbunden. Leiter 44' ist durch eine Öffnung in dem dielektrischen Überzug 13 auf Substrat 6 elektrisch mit dem elektrisch leitenden Kern von Substrat 6 verbunden. Als Alternative dazu kann, wie nachstehend beschrieben wird, Leiter 44' entlang der Seitenwand des Verbindungslochs elektrisch mit dem elektrisch leitenden Kern verbunden werden.

In dem bevorzugten Ausführungsbeispiel wird Kontaktloch 40 durch eine Öffnung 49 gebildet, die sich durch den thermisch leitenden Kern 12 erstreckt. Die Seitenwand 50 der Öffnung 49 ist mit einem dielektrischen Material 51 überzogen, das vorzugsweise das gleiche Material wie 13 ist. Das elektrisch leitende Material 52 wird über dem dielektrischen Material 51 ab-

geschieden, das die Seitenwand 50 überzieht. Wie in FIG. 1 gezeigt wird, befindet sich normalerweise in der Mitte der Öffnung 49 ein Zwischenraum 54. Das elektrisch leitende Kontaktloch 40 wird vom Seitenwandleiter 52 gebildet. In dem bevorzugten Ausführungsbeispiel wird der Seitenwandleiter 52 des Kontaktlochs 40 aus dem gleichen leitenden Material wie die Metallisierungsschichten auf den Hauptflächen der Substrate 4, 6, 8 und 10 gebildet.

FIG. 2 zeigt die Struktur von FIG. 1 in perspektivischer Darstellung. Alle Bezugszeichen in FIG. 1 und FIG. 2 stehen für das gleiche Merkmal. FIG. 2 zeigt es ein elektronisches Bauelement 60, das auf der Hauptfläche 18 des Substrats 4 montiert ist. Die aktive Seite 62 des elektronischen Bauelements 60 ist so angeordnet, daß sie von der Hauptfläche 18 wegzeigt. Die Rückseite 64 des elektronischen Bauelements 60 liegt durch eine Öffnung in der dielektrischen Schicht 11 der Fläche 17 des Kerns 12 gegenüber. Die Rückseite 64 des elektronischen Bauelements 60 ist mit Hilfe von Verfahren, wie sie üblicherweise in diesem Fachgebiet angewandt werden, thermisch auf der dielektrischen Schicht 11 oder durch eine Öffnung in der dielektrischen Schicht 11 auf der Kernfläche 17 montiert worden. Zu den für die thermische Montage verwendeten Verfahren gehören die folgenden Verfahren, beschränken sich aber nicht darauf: Aufbringen eines thermischen Fetts zwischen der Rückseite 64 und Fläche 18, Bedecken der Rückseite 64 mit einer Metallschicht und Lötmittelbonden der Metallschicht an eine Metallschicht auf der Fläche 18. Auf der aktiven Seite 62 des elektronischen Bauelements 60 befindet sich eine Vielzahl von Kontaktstellen 66. Eine Vielzahl von Beam-Leads 68 verbindet die Kontaktstellen 66 elektrisch mit Metallisierungsmustern 34 auf Hauptfläche 18 des Substrats 4. Die inneren Enden 70 der Beam-Leads 68 können mit Hilfe eines beliebigen Verfahrens aus dem bekannten Stand der Technik zum Beispiel dem Lötmittelbonden und dem Thermokompressionsbonden, elektrisch mit den Kontaktstellen 66 am elektronischen Bauelement 60 verbunden werden. Die äußeren Enden 72 der Beam-Leads 68 können mit Hilfe eines beliebigen in diesem Ge-

biet allgemein bekannten Verfahren, wie zum Beispiel dem Löt-mittelbonden und Thermokompressionsbonden, elektrisch mit dem Leitermuster 34 auf der Hauptfläche 18 des Substrats 4 verbunden werden.

Es ist jedoch auch möglich, andere Verfahren für das elektrische Verbinden eines elektronischen Bauelements 60 mit der Fläche 18 einzusetzen. Ein elektronisches Bauelement 60 kann zum Beispiel in einer Flip-Chip-Konfiguration auf der Fläche 18 mit einer Vielzahl von Lötmittkügelchen, die im allgemeinen als C4s bezeichnet werden, zwischen der aktiven Seite des elektronischen Bauelements und der Fläche 18 montiert werden. Das elektronische Bauelement 62 kann auch durch Drahtbonden einzelner elektrischer Drähte zwischen Kontaktstellen 66 am elektronischen Bauelement 60 und den entsprechenden Stellen am Leitermuster 34 elektrisch mit dem Leitermuster 34 auf Fläche 16 verbunden werden. Das elektronische Bauelement 60 kann auch auf einem üblicherweise verwendeten Chipträger montiert werden, von dem aus sich Kontaktstifte erstrecken, die elektrisch mit dem elektronischen Bauelement 60 verbunden sind. Die Kontaktstifte können in die Öffnungen 54 in einer Anordnung von Kontaktlöchern 40 im Substrat 4 oder 10 gesteckt werden.

In einem bevorzugten Ausführungsbeispiel wird die Rückseite eines elektronischen Bauelements thermisch auf die Hauptfläche 18 des Substrats 4 montiert. Während des Betriebs des elektronischen Bauelements wird Wärme erzeugt, die von der Rückseite des elektronischen Bauelements zum Substrat 4 übertragen wird. Die Wärme wandert leicht durch die dünne dielektrische Schicht 13 des Substrats 4. Da das Substrat 4 einen Kern 12 aus einem Material mit hoher Wärmeleitfähigkeit hat, wandert die Wärme durch das Substrat 4 hindurch. Die Wärme wandert durch den Leiter 42 zu den anderen Substraten 6, 8 und 10. Durch den Luftspalt 46 zwischen benachbarten Substraten kann die Wärme durch Wärmekonvektion aus den Substraten 4, 6, 8 und 10 in den Luftspalt 46 entweichen. Um die Wärmeableitungseigenschaft der Struktur 2 zu erhöhen, kann ein Fluid, wie zum Beispiel Luft

oder ein anderes Gas oder eine Flüssigkeit, durch die Zwischenräume 46 geschickt werden, um die durch die elektronischen Bauelemente 60 erzeugte Wärme wirksamer abzuführen. Die Struktur 2 fungiert deshalb sowohl als Mittel für den Anschluß an das elektronische Bauelement 60 als auch als Mittel für das Abführen der durch das Bauelement 60 erzeugten Wärme. Da Luft eine niedrige Dielektrizitätskonstante hat, stellt der Zwischenraum 46 ein Medium mit niedriger Dielektrizitätskonstante zwischen den Leitermustern auf benachbarten Substraten dar.

FIG. 2 zeigt ein elektronisches Bauelement, das auf die Struktur 2 montiert worden ist. Es kann eine Vielzahl von elektronischen Bauelementen auf die Struktur 2 montiert werden. Die Leitermuster auf den Hauptflächen auf den die Struktur 2 bildenden Substraten dienen dazu, die Vielzahl von elektronischen Bauelementen elektrisch miteinander zu verbinden. Die Struktur von FIG. 2 besitzt nicht dargestellte Verbinder, die sich normalerweise an einer Kante der Struktur befinden und dazu dienen, die Struktur 2 und die darauf befindlichen elektronischen Bauelemente elektrisch mit einer Platine zu verbinden, die zur Bildung eines elektronischen Computers eine Vielzahl von Leiterplatten 2 elektrisch miteinander verbindet.

Die Struktur von FIG. 1 und FIG. 2 zeigt vier wichtige Vorteile gegenüber der gegenwärtig verwendeten Technologie;

1. ein Herstellungsverfahren, das wahrscheinlich zu deutlich höheren Fertigungsraten führt;
2. eine niedrigere effektive Dielektrizitätskonstante der Isolation zwischen Schaltungen;
3. Kompatibilität mit direkter Chipbefestigung, wodurch eine Packungsebene eliminiert wird;
4. ein Wärmeableitungsverhalten, durch das die Leiterplatte in der Lage wäre, einen großen Teil der Wärmebelastung,

wenn nicht sogar die gesamte Wärmebelastung des Systems aufzunehmen;

5. Schaltungen, die zur Durchführung von Reparaturen oder technischen Veränderungen zugänglich sind.

Die Struktur von FIG. 1 und FIG. 2 bietet diese vier Vorteile. Zum ersten werden Substrate getrennt hergestellt und können, bevor sie miteinander verbunden werden, untersucht und getestet werden. Somit können defekte Substrate mit nur geringfügigen Auswirkungen auf die Gesamtausbeute ausgesondert oder nachbearbeitet werden. Darüber hinaus kann im Gegensatz zum Laminieren und Bohren von Substraten gemäß dem Stand der Technik das Verbinden der Substrate rückgängig gemacht werden, so daß sich auch Verbindungsfehler korrigieren oder beseitigen lassen.

Zum zweiten hat Luft eine Dielektrizitätskonstante von 1,0, und deshalb ist die effektive Dielektrizitätskonstante der Isolation in der Struktur von FIG. 1 und 2 ein gewichtetes Mittel der Dielektrizitätskonstante der Luft und derjenigen der dielektrischen Isolation, die die thermisch leitenden Kerne der Substrate bedeckt.

Zum dritten können die thermisch leitenden Kerne der Substrate so gewählt werden, daß sie einen Wärmeausdehnungskoeffizienten ergeben, der dem des auf der Struktur von FIG. 1 montierten elektronischen Bauelements sehr nahekommt. Wenn das elektronische Bauelement ein Siliziumchip ist, sind Kupfer-Invar-Kupfer oder Molybdän zwei Möglichkeiten, den Chip direkt an der Leiterplatte zu befestigen, ohne daß es aufgrund einer thermischen Diskrepanz zwischen dem Chip und der Leiterplatte zu einer Beeinträchtigung der Zuverlässigkeit käme.

Zum vierten erlaubt die Wärmeleitfähigkeit der aus Metall bestehenden Stromversorgungs-/Masseebene in jedem Substrat eine wirksame Ableitung der Wärme, die durch die auf der oberen Fläche der Platte montierten integrierten Schaltungen erzeugt

wird. Die Wärme wird durch den auf der oberen Fläche vorhandenen Polymerfilm in die Substratverbindungen zur anderen Metallebene übertragen. Die Metallebenen in jedem Substrat können an einem Ende der Leiterplatte mit einem zirkulierenden Kühlmittel in Kontakt gebracht werden. Bei Anwendungen, in denen mit einer niedrigeren Leistung gearbeitet wird, reicht die Luftzirkulation in den Zwischenräumen zwischen den Substraten aus, um die Wärme abzuführen.

Ein Verfahren zur Herstellung der Struktur 2 von FIG. 1 und FIG. 2 wird in FIG. 3 bis FIG. 7 gezeigt. Ein sauberer, im wesentlichen ebener, thermisch leitender Kern 80 ist in FIG. 3 dargestellt. Kern 80 besteht vorzugsweise, aber nicht ausschließlich, aus einem Metall, wie zum Beispiel Kupfer, Aluminium, Kupfer-Invar-Kupfer, Molybdän, Messing und rostfreiem Stahl. Das bevorzugte verwendete Metall ist Kupfer oder Aluminium. Die Dicke des Metallkerns liegt zwischen ungefähr 25,4 μm (1 Millizoll) und 1,016 mm (40 Millizoll). Die bevorzugte Dicke liegt zwischen ungefähr 50,8 μm (2 Millizoll) und ungefähr 254 μm (10 Millizoll).

Ein Lochmuster 82 wird in den Kern 80 gestanzt, gebohrt oder geätzt. Die Verfahren zum Anbringen der Lochmuster durch Stanzen, Bohren und Ätzen sind dem Fachmann allgemein bekannt.

Wenn das Substrat mit dem Metallkern 80 elektrisch verbunden sein soll, wird auf den Kern ein Resistmaterial aufgebracht, belichtet und entwickelt, um das Resistmaterial selektiv zu entfernen. Dieses fotolitografische Verfahren wird häufig in diesem Fachgebiet angewendet. Wenn das Substrat nicht elektrisch mit dem Metallkern 80 verbunden werden soll, kann dieser Schritt entfallen.

Ein polymeres Material 87 wird abgeschieden, um die Hauptfläche 86 und die Hauptfläche 88 des Kerns 80 und die Seitenwände 84 des Verbindungslochs 82 mit einem dielektrischen Material zu überziehen. Als bevorzugtes dielektrisches Material wird ein

polymeres Material eingesetzt. Ein ganz besonders bevorzugtes Material ist Polyimid. Das polymere Material kann so abgeschieden werden, daß der Kern 80 durch elektrophoretische Abscheidung gleichmäßig überzogen wird. Verfahren für die elektrophoretische Abscheidung von Polyimid werden ausführlich in EP-A-0273207 beschrieben.

In dieser Patentanmeldung wird eine wäßrige Emulsion hergestellt, die ungefähr 1 Masse-% bis ungefähr 10 Gew.-% eines mit Amin modifizierten Polyimids und ungefähr 99 Gew.-% bis ungefähr 90 Gew.-% Wasser enthält. Das mit Amin modifizierte Polyimid ist ein Reaktionsprodukt eines organischen löslichen Polyimids und eines Polyamins. Bei dem eingesetzten Polyamin handelt es sich um ein sekundäres/tertiäres Polyamin und/oder ein primäres/tertiäres Polyamin und/oder ein geschütztes primäres/sekundäres Polyamin. Das eingesetzte Polyamin enthält nur eine sekundäre Aminogruppe oder nur eine primäre Gruppe, die für die Reaktion zur Verfügung steht. Dadurch wird ein Vernetzen des Polyimids, das sich nachteilig auf die Durchführung der elektrophoretischen Abscheidung auswirken würde, verhindert.

Der Kern 80 wird in eine Emulsion, wie sie vorstehend beschrieben worden ist, getaucht. Der Kern 80 wirkt als Kathode, an der Polyimid elektrophoretisch abgeschieden wird. Die Abscheidung erfolgt auf der Kathode und umfaßt die Bereitstellung einer Anode, wie zum Beispiel eines Kohlestabs, und eines elektrisch leitenden Substrats, das überzogen werden soll, wie zum Beispiel eines Substrats aus einem Metall, wie beispielsweise Aluminium, Kupfer, rostfreiem Stahl, und die Bereitstellung dieser Dinge in einem Behälter, der die obige Emulsion enthält. Die Anode und die Kathode werden an eine Gleichstromquelle angeschlossen, die eine konstante Spannung von ungefähr 10 Volt bis ungefähr 400 Volt liefert, vorzugsweise ungefähr 50 Volt bis ungefähr 400 Volt, und ganz besonders bevorzugt ungefähr 50 Volt bis ungefähr 100 Volt. Die Beschichtung erfolgt im allgemeinen in ungefähr einer Minute bis ungefähr 5 Minuten und ergibt eine Überzugsdicke von ungefähr 5 µm bis ungefähr 30 µm

und vorzugsweise ungefähr 10 μm bis ungefähr 30 μm .

Nachdem der überzogene Kern aus der Emulsion herausgenommen und mit Wasser abgespült worden ist, wird das modifizierte Polyimid einer Wärmenachbehandlung unterzogen, um das restliche Wasser und andere in der Mischung vorkommende organische, flüchtige Bestandteile zu entfernen und um die Koaleszenz und das Fließen des Films zu fördern. Außerdem dient die Wärmenachbehandlung dazu, zur Bildung der Ionengruppe im Polyimid verwendete Polyamin zu entfernen. Demzufolge enthält das Polyimid nach der Wärmenachbehandlung wenig, oder überhaupt keine Polyamin- oder Säurereste. Dies ist wünschenswert, um eine Verschlechterung der thermischen und/oder elektrischen Eigenschaften des Polyimidfils auszuschließen. Es können jedoch kleinere Mengen, wie zum Beispiel bis zu 10 %, Polyamin im Film verbleiben. Das Polyimid wird bei einer Temperatur von ungefähr 100 °C bis ungefähr 200 °C ungefähr 1 Stunde lang zu einem klebfreien Zustand solange gehärtet, daß es das anschließende Entfernen des Fotoresists aushält. Nach der elektrophoretischen Abscheidung wird das Resistmaterial entfernt. Das Polyimid wird dann voll ausgehärtet, indem es über 3 bis 6 Stunden lang allmählich bis auf ungefähr 400 °C erhitzt und dann ungefähr 1 Stunde lang auf einer Temperatur von 400 °C gehalten wird. FIG. 5 zeigt den Kern 80, der gleichmäßig mit einer Polyimidschicht 86 überzogen worden ist. Die Polyimidschicht hat eine Dicke von ungefähr 2,5 μm (0,1 Millizoll) bis ungefähr 127 μm (5 Millizoll), vorzugsweise von ungefähr 12,7 μm (0,5 Millizoll) bis ungefähr 63,5 μm (2,5 Millizoll). In FIG. 5 ist die Zone 88 des Kerns 80 nicht mit einem Polyimid überzogen. Diese Stelle wurde während der elektrophoretischen Abscheidung des Polyimids durch das Resistmaterial bedeckt.

Die gesamte Polyimidoberfläche wird mit einem geeigneten aktivierbaren Material, zum Beispiel Platin, Palladium, Nickel und ähnlichen Materialien, aktiviert. Das bevorzugte Aktivierungsmaterial ist Palladium. Die europäische Patentanmeldung 89121299.5 (= EP-A-0374487) beschreibt elektrochemische und

chemische Verfahren für die Aktivierung eines polymeren Materials, insbesondere eines Polyimidmaterials, mit einem Aktivierungsmaterial, wie zum Beispiel Palladium. Der Prozeß gemäß dieser Anmeldung ist ein Verfahren für die Konditionierung von mindestens einer Fläche eines organischen polymeren Materials, das in der Lage ist, Elektronen und Gegenionen auf eine reversible Weise zu transportieren. Der Prozeß umfaßt die Lieferung von Elektronen an Redoxstellen, d.h. Stellen, an denen eine Reduktion und Oxidation möglich ist, des polymeren Materials mit gleichzeitiger Aufnahme von Gegenionen aus dem Elektrolyten. Das reduzierte polymere Material wird dann mit einer Lösung in Kontakt gebracht, die Kationen eines Metalls enthält, die in das organische polymere Material diffundieren und mit dessen Redoxstellen in Kontakt kommen. Die Redoxstellen übertragen dadurch Elektronen zu den Kationen, die in energetischer Hinsicht so beschaffen sind, daß sie Elektronen von den Redoxstellen aufnehmen, wodurch das Kation zu Metallatomen im Null-oxidationszustand reduziert wird. Metall, das auf diese Weise abgeschieden worden ist, ermöglicht eine weitere Übertragung von Elektronen aus dem Polymer, was zu einer weiteren Metallabscheidung in der Nähe des vorher abgeschiedenen Metalls führt. Als nächstes wird ein zweites Metall aus einem stromlosen Abscheidungsbad auf das sich im Nulloxidationszustand befindende Metall abgeschieden.

Die Elektronen werden entweder mit Hilfe einer Kathode in einem elektrochemischen Stromkreis zu den Redoxstellen des polymeren Materials befördert, wobei das Potential, das an die Kathode angelegt wird, dem Reduktionspotential des Polymers gleich oder ihm gegenüber negativ ist, oder vorzugsweise mit Hilfe eines Reduktionsmittels und einer Lösung, wobei das Oxidationspotential des Reduktionsmittels gegenüber dem Reduktionspotential des Polymers negativ ist. Als Alternative dazu können die Elektronen zu den Redoxstellen des Polymermaterials befördert werden, indem man das Polymermaterial mit Tetra-kis-(Dimethylamin)ethylen in Kontakt bringt. Das Reduktionsmittel kann in einer elektrisch geladenen oder neutralen Form vorliegen. In

chemischer funktioneller Hinsicht muß das Polymer so beschaffen sein, daß sein Reduktionspotential bezüglich des Reduktionspotentials der Metallionen negativ ist. Ein geeignetes Reduktionsmittel für die Konditionierung der Polymeroberfläche ist ein Benzophenonradikal-Anion in Acetonitril, das Tetrabutylammonium-Fluoroborat als Elektrolyt enthält. Dies ist nur ein Beispiel und stellt keine Begrenzung dar. Weitere Beispiele finden sich in der Anmeldung von Viehbeck et al. Andere Aktivierungsverfahren, wie sie in diesem Fachgebiet allgemein bekannt sind, können ebenfalls benutzt werden.

Mit Hilfe eines dem Fachmann im allgemeinen bekannten Verfahrens wird ein anderes Metall zur Bildung einer Galvanisierungsunterlage stromlos auf der Aktivierungsschicht abgeschieden. Metalle, wie beispielsweise Kupfer, Gold, Palladium, Silber, Nickel und dergleichen, können stromlos auf der Aktivierungsschicht abgeschieden werden. Die Dicke des stromlos abgeschiedenen Metalls reicht von ungefähr 0,05 μm bis ungefähr 35 μm , bevorzugt von ungefähr 0,1 μm bis ungefähr 8 μm , ganz besonders bevorzugt von ungefähr 0,1 μm bis ungefähr 2 μm .

Nach dem Abscheiden der Galvanisierungsunterlage kann ein gewünschtes Muster erzeugt werden, indem man ein Fotoresist aufbringt, belichtet und entwickelt, bevor man ein Metall, wie beispielsweise Kupfer, Gold, Silber, Kobalt, Nickel und dergleichen, auf die ungeschützte, stromlos abgeschiedene Galvanisierungsunterlage galvanisch aufbringt, um Metalleitungen auf die ungeschützte Galvanisierungsunterlage aufzugalvanisieren. Die aufgalvanisierten Leitungen haben eine Dicke von ungefähr 12,7 μm (0,5 Millizoll) bis ungefähr 254 μm (10 Millizoll), bevorzugt von ungefähr 12,7 μm (0,5 Millizoll) bis ungefähr 127 μm (5 Millizoll), und ganz besonders bevorzugt ungefähr 25,4 μm (1 Millizoll) bis ungefähr 76,2 μm (3 Millizoll). Die aufgalvanisierten Leitungen bilden in FIG. 6 elektrische Leiter 90, die auf der Fläche 92 des dielektrischen Materials 87 angeordnet sind. Galvanisch aufgebrachtes Metall 83 bedeckt auch die Galvanisierungsunterlage, die auf der Polymerseitenwand 94 des Verbin-

dungslochs 82 zur Bildung elektrisch leitender Kontaktlöcher 100 abgeschieden wurde. Die Metalleitung 102 wurde galvanisch auf die Galvanisierunterlage, die auf dem Aktivierungsmaterial in der Öffnung 88 des Polymermaterials 87 abgeschieden wurde, aufgebracht um eine elektrische Verbindung zum Kern 80 herzustellen, wie dies in FIG. 6 gezeigt wird.

Das überschüssige Galvanisierfotoresist wird mit Hilfe eines dem Fachmann im allgemeinen bekannten Verfahrens entfernt. Die überschüssige Galvanisierunterlage und das überschüssige Aktivierungsmaterial, das sich nicht unter einem galvanisch abgeschiedenen Leiter, wie beispielsweise 90, 83 und 102, befindet, wird durch Verfahren entfernt, die dem Fachmann im allgemeinen bekannt sind. Wenn es sich bei der Galvanisierunterlage um Kupfer handelt, kann die Galvanisierunterlage durch Kupferätzmittel, wie zum Beispiel Ammoniumpersulfat oder Eisen(III)-chlorid, entfernt werden. Das überschüssige Aktivierungsmaterial, zum Beispiel Palladium, diffundiert stark und braucht nicht entfernt zu werden, kann aber mit Nitrosäure entfernt werden, wenn dies gewünscht wird. Es handelt sich hierbei nur um Beispiele, die nicht als Einschränkung zu verstehen sind. Die obigen Schritte werden für jedes Substrat wiederholt, das benutzt wird, um die Struktur von FIG. 1 und FIG. 2 herzustellen. Wenn das Substrat nicht elektrisch mit dem Kern 80 verbunden werden muß, kann die erste Abscheidung des resistähnlichen Materials weggelassen werden, da keine Öffnung, wie beispielsweise 88, im Polymermaterial 87 benötigt wird. Jedes Substrat kann jetzt vor dem Einbau in die Struktur von FIG. 1 und FIG. 2 physisch und elektrisch geprüft werden.

In einem Ausführungsbeispiel der Struktur von FIG. 1 und FIG. 2 werden die Substrate 104 und 106 von FIG. 7 durch Lötmittekkugeln 108 elektrisch und physisch miteinander verbunden, wie dies in FIG. 7 gezeigt wird. Die Lötmittekkugeln haben einen Durchmesser von ungefähr 25,4 µm (1 Millizoll) bis ungefähr 254 µm (10 Millizoll), bevorzugt von ungefähr 50,8 µm (2 Millizoll) bis ungefähr 203 µm (8 Millizoll), ganz besonders

bevorzugt ungefähr 76,2 μm (3 Millizoll) bis ungefähr 203 μm (8 Millizoll). Der Abstand zwischen benachbarten Substraten 104 und 106 entspricht ungefähr dem Durchmesser des benutzten Löt-mittelkugelchens.

Das Verfahren für das elektrische Verbinden des Substrats 104 und 106 mit Hilfe von Lötmitteikugelchen ist auf dem Gebiet der das Aufschmelzlöten anwendenden Controlled Collapse Chip Connection-Technologie (C-4) allgemein bekannt. US-A-3 401 126 und US-A-3 429 040 beschreiben ausführlich das Controlled Collapse Chip Connection-Verfahren, bei dem ein Halbleiterchip mit der Vorderseite nach unten auf einen Träger gebondet wird. Das in diesen Patenten beschriebene Verfahren kann direkt dazu verwendet werden, die Substrate 104 und 106 elektrisch miteinander zu verbinden. Im allgemeinen wird in diesen Patenten beschrieben, wie ein unter Druck verformbarer Kontakt aus metallischem Löt-mittel an der Kontaktstelle des Halbleiterbauelements und an den mit Lötmitteikugelchen verbindbaren Stellen an den Leitern des Chip-trägers gebildet wird. Die mit Lötmitteikugelchen verbindbaren Stellen des Bauelementträgers sind von nicht lötbaren Barrieren umgeben, so daß, wenn das Lötmitteikugelchen auf den Halbleiterbauelement-Kontaktstellen schmilzt, die Oberflächenspannung das Halbleiterbauelement in der über dem Träger hängenden Stellung hält.

Die Fläche 110 des Leitermusters 114 auf dem Substrat 104, an das das Lötmitteikugelchen 108 elektrisch angeschlossen wird, wird aus einem mit Lötmitteikugelchen benetzbaren Material, wie beispielsweise Gold, Silber, Nickel, Kobalt und Kupfer, gebildet. Die Fläche 112 des Leitermusters 116 auf dem Substrat 106, das mit dem Lötmitteikugelchen 108 verbunden wird, wird auch aus der gleichen Art von mit Lötmitteikugelchen benetzbaren Materialien gebildet. Die Fläche der Leitermuster 114 und 106, die die Zone 110 bzw. 112 umgeben, mit der das Lötmitteikugelchen 108 verbunden wird, wird aus einem nicht mit Lötmitteikugelchen benetzbaren Material, zum Beispiel Oxiden des mit Lötmitteikugelchen benetzbaren Materials, gebildet. Wenn das Lötmitteikugelchen geschmolzen wird, um eine elektrische Verbindung zu den Zonen 110 und 112

herzustellen, sammelt sich das Lötmittekkügelchen auf den mit Lötmittekk benetzbaren Flächen 110 und 112 an, ergießt sich aber nicht auf die nicht mit Lötmittekk benetzbaren Zonen, die 110 und 112 umgeben, wodurch die im allgemeinen kugelförmige Gestalt des geschmolzenen Lötmittekkügelchens beibehalten wird. Ein drittes Substrat der in FIG. 6 gezeigten Art kann mit Hilfe von Lötmittekkügelchen auf die Fläche 122 oder Fläche 124 der in FIG. 7 gezeigten Struktur montiert werden. Eine beliebige Anzahl von Substraten kann elektrisch und physisch miteinander verbunden werden, um eine Mehrsubstratstruktur zu bilden, wie sie in FIG. 1 und FIG. 2 gezeigt wird. Da sich das Lötmittekkügelchen, wenn es geschmolzen ist, auf den mit Lötmittekk benetzbaren Flächen 110 und 112 ansammelt und eine im allgemeinen kugelförmige Form beibehält, werden die Substrate 104 und 106 physisch voneinander getrennt, so daß zwischen den Substraten 104 und 106 eine Lücke 118 entsteht.

FIG. 8 zeigt eine Leiterplattenstruktur mit zwei Substraten 140 und 142, die physisch und elektrisch miteinander verbunden sind. Substrat 140 hat einen thermisch und/oder elektrisch leitenden Kern 144. Substrat 140 hat eine Hauptfläche 146 und eine Hauptfläche 148. Substrat 142 hat einen thermisch und/oder elektrisch leitenden Kern 150 und eine Hauptfläche 152 und eine Hauptfläche 154. Die Hauptfläche 148 des Substrats 140 ist physisch an der Hauptfläche 154 des Substrats 142 befestigt. Die Hauptfläche 148 kann durch einen Klebstoff, wie zum Beispiel ein Polyimid, zum Beispiel Rogers Durimid (Warenzeichen der Rogers Corp.), physisch an der Hauptfläche 154 befestigt werden. Ein Klebstoff ist nicht erforderlich, wenn die Flächen 148 und 154 direkt aneinander haften. Der Kern 144 des Substrats 140 ist mit einem dielektrischen Material 156 überzogen. Das Substrat 142 ist mit einem ähnlichen dielektrischen Material 158 überzogen. Das dielektrische Material kann ein Keramikmaterial oder ein polymeres Material sein, bevorzugt ein polymeres Material, ganz besonders bevorzugt ein Polyimidmaterial. Das Substrat 140 hat eine Vielzahl von Verbindungsöffnungen 162, 164 und 200. Das Substrat 142 hat eine Vielzahl von Verbindungsöff-

chern 168 und 170. Die Verbindungslochkombination in den Substraten 140 und 142 von FIG. 8 stellt nur ein Beispiel dar und hat keinen einschränkenden Charakter. Die Seitenwände der Verbindungs Löcher sind mit einem leitenden Material 172 überzogen. Das Verbindungsloch 162 in dem Substrat 140 ist bezüglich des Verbindungslochs 168 im Substrat 142 axial ausgerichtet, so daß sich ein Verbindungsloch 182 durch die Struktur von FIG. 8 ergibt. In dem Verbindungsloch 162 ist die Seitenwand mit einem dielektrischen Material 178 überzogen. In dem Verbindungsloch 168 ist die Seitenwand mit einem dielektrischen Material 180 überzogen. Bei den dielektrischen Materialien 178 und 180 handelt es sich um das gleiche Material wie beim dielektrischen Material 156. Auf die dielektrischen Überzüge 178 und 180 ist ein leitendes Material 172 aufgebracht worden, um ein Kontaktloch zu bilden, das das leitende Leitungsmuster 174 auf der Fläche 146 elektrisch mit dem leitenden Leitungsmuster 176 auf der Fläche 152 verbindet. Deshalb wird das Kontaktloch 182, das durch die Verbindungs Löcher 162 und 168 gebildet wird, elektrisch gegenüber dem leitenden Kern 144 des Substrats 140 und dem leitenden Kern 150 des Substrats 142 isoliert.

Das Kontaktloch 184 ist in seinem Aufbau dem Kontaktloch 182 ähnlich, mit diesem jedoch nicht identisch. Das Verbindungsloch 170 des Substrats 142 ist bezüglich des Verbindungslochs 164 des Substrats 140 axial ausgerichtet. Dielektrisches Material 190, bei dem es sich um das gleiche wie beim dielektrischen Material 156 handelt, überzieht die Seitenwand des Verbindungslochs 164. Die Seitenwand 192 des Verbindungslochs 170 im Substrat 142 ist nicht mit einem dielektrischen Material überzogen. Elektrisch leitendes Material 194 überzieht die Seitenwand 191, die die aus dielektrischem Material bestehende Fläche 190 des Verbindungslochs 164 darstellt. Elektrisch leitendes Material 194 liegt direkt auf dem elektrisch leitenden Kern 150 des Substrats 142 und Verbindungslochs 184, da der leitende Kern im Verbindungsloch 184 nicht mit einem dielektrischen Material überzogen ist. Elektrisch leitendes Material 194 wird elektrisch mit dem elektrisch leitenden Material 196 auf der Fläche

146 auf dem Substrat 140 verbunden und wird elektrisch mit dem elektrisch leitenden Material 198 auf der Fläche 152 des Substrats 142 verbunden. Das elektrisch leitende Material 194 bildet daher ein elektrisch leitendes Kontaktloch zwischen dem Leiter 196 und dem Leiter 198 und auch eine elektrische Verbindung zu dem elektrisch leitenden Kern 150 des Substrats 142.

Die elektrisch leitenden Kontaktlöcher können die Leitermuster auf den äußeren Flächen 146 und 152 und die leitenden Kerne jedes Substrats elektrisch verbinden. Der Kern eines Substrats kann mit einem oder mehreren Kernen anderer Substrate verbunden werden. Das Leitermuster auf einer äußeren Hauptfläche kann mit einem oder mehreren Kernen verbunden werden. Die Leitermuster auf den äußeren Hauptflächen können verbunden werden.

Das Verbindungsloch 200 in dem Substrat 140 ist nicht bezüglich eines Verbindungslochs in dem Substrat 142 axial ausgerichtet. Der Teil des Verbindungslochs 200, der durch den elektrisch leitenden Kern 144 des Substrats 140 hindurchführt, ist nicht mit einem dielektrischen Material überzogen. Die Seitenwand 202 des Verbindungslochs 200 ist mit einem elektrischen Leiter 204 überzogen, der elektrisch mit dem elektrischen Leiter 206 auf der Fläche 146 verbunden ist. Der elektrische Leiter 204 und das Verbindungsloch 200 bilden daher ein elektrisch leitendes Kontaktloch, das den Leiter 206 elektrisch mit dem Kern 144 verbindet.

Ein elektronisches Bauelement kann auf die Fläche 146 oder die Fläche 152 der Struktur von FIG. 8 in ähnlicher Weise montiert werden, wie das elektronische Bauelement auf die Fläche 16 der Struktur von FIG. 2 montiert worden ist. Elektrisch leitende Kerne 144 und 150 können als Masse- und Stromversorgungsebene für die Struktur von FIG. 8 wirken. Thermisch leitende Kerne liefern eine Wärmesenke für die Ableitung der Energie, die durch das elektronische Bauelement erzeugt wird. Obwohl die Struktur von FIG. 8 zwei Substrate 140 und 142 zeigt, die die Struktur von FIG. 8 bilden, ist dem Fachmann auf diesem Gebiet

bekannt, daß eine beliebige Anzahl von Substraten zur Herstellung einer mehrlagigen Substratstruktur gemäß FIG. 8 verwendet werden kann, indem man die Substrate so zwischen den Substraten 140 und 142 von FIG. 8 anordnet, wie dies in FIG. 5 gezeigt wird.

Jedes Substrat der Struktur von FIG. 8 kann auf ähnliche Weise wie die Substrate von FIG. 1 und FIG. 2 hergestellt werden. Die Prozeßschritte, wie sie in bezug auf FIG. 4, FIG. 5 und FIG. 6 gezeigt und beschrieben wurden, sind die gleichen, außer daß keine Resistschritte erforderlich sind, um einen Kontakt zu den Kernen in den Verbindungsöffnungen herzustellen.

Die Strukturen von FIG. 1 und FIG. 8 können kombiniert werden. Eines oder mehrere der Substrate 4, 6, 8 und 10 von FIG. 1 können durch die Struktur von FIG. 8 ersetzt werden, die eine Baugruppe aus Substraten darstellt, die nicht räumlich voneinander getrennt sind. Die sich ergebende Struktur enthält eine Vielzahl von Baugruppen, von denen jede mindestens ein Substrat mit einer Vielzahl von Verbindern aufweist, die die Baugruppen elektrisch miteinander verbinden und räumlich trennen.

Was FIG. 10 betrifft, so ist der elektrisch leitende Kern 210 mit dielektrischem Material überzogen. Die Seitenwand 214 des Verbindungslochs 216 ist mit einem dielektrischem Material 218 überzogen. Um ein Verbindungsloch zu bilden, das keine Seitenwand hat, die mit einem dielektrischem Material überzogen ist, wird das Verbindungsloch in das Substrat 222 von FIG. 9 gestanzt, geätzt oder gebohrt, nachdem auf den Kern 210 polymeres Material abgeschieden worden ist. Diese Art von Verbindungsloch wird unter der Bezugszeichen 221 in FIG. 9 gezeigt. Danach ist der Metallisierungsprozeß, der benutzt wird, um das leitende Material zu bilden, das die Seitenwand der Verbindungsöffnungen überzieht, um entweder im dielektrisch überzogenen Verbindungsloch 216 oder im mit einem nichtdielektrischen Material überzogenen Verbindungsloch 221 leitende Kontaktlöcher zu bilden, der gleiche, wie er anhand von FIG. 6 beschrieben und ge-

zeigt worden ist. Der Kern besteht vorzugsweise aus einem Material wie Kupfer, Gold, Silber, Kobalt und anderen Materialien, die eine Galvanisierunterlage bilden. Das bevorzugte Material ist Kupfer.

Um die Struktur von FIG. 8 herzustellen, werden die einzelnen Substrate, wie in FIG. 9 gezeigt wird, so angeordnet, daß die Hauptseite eines Substrats der Hauptseite des benachbarten Substrats gegenüberliegt, wobei die entsprechenden Verbindungslöcher axial ausgerichtet sind. Danach werden die Metallisierungsprozesse durchgeführt, um das leitende Kontaktlochmaterial und das leitende Material auf den Hauptflächen 146 und 152 von FIG. 8 zu bilden.

Ein alternatives Verfahren für das Aufbringen eines Dielektrikums auf die Seitenwand eines Verbindungslochs in einem Substrat umfaßt das Abscheiden eines flüssigen polymeren Materials auf beide Hauptflächen eines leitenden Kerns. Das polymere Material kann aufgebracht werden, indem das flüssige Polymer mit Hilfe des Walzenbeschichtungsverfahrens auf den leitenden Kern aufgebracht wird. Dies ist ein in diesem Fachgebiet häufig eingesetztes Verfahren. Danach wird ein Verbindungsloch durch das polymere Material und den leitenden Kern gestanzt, gebohrt oder geätzt. Der leitende Kern mit dem Verbindungsloch wird dann anschließend in eine verdünnte Lösung aus dem polymeren Material getaucht, um auf der Seitenwand des Verbindungslochs einen aus dem dielektrischen Material bestehenden Überzug abzuscheiden. Als nächstes wird das Substrat in das flüssige Polymer eingetaucht, um eine Zunahme der Dicke des dielektrischen Seitenwandmaterials zu erreichen. Das flüssige polymere Material wird dann gehärtet, oder das flüssige polymere Material kann nach jedem Eintauchen in die verdünnte flüssige polymere Lösung gehärtet werden. Um das Anhaften des flüssigen polymeren Materials an der Seitenwand des Verbindungslochs zu erhöhen, kann der leitende Kern hinterätzt werden, wie dies in FIG. 10 gezeigt wird, damit sich ein Überhang an polymerem Material 230 auf jeder Seite des Verbindungslochs ergibt. Der Überhang ist

der Deutlichkeit halber übertrieben dargestellt worden. Durch den Überhang wird ein Spalt 232 gebildet, der das flüssige polymere Material zurückhält, wenn das Substrat 234 in die verdünnte Lösung des flüssigen polymeren Materials getaucht wird. Dies führt zu einer gleichmäßigeren Dicke der Seitenwand. Durch den Spalt und den Überhang braucht das Substrat 234 nicht so oft in die flüssige polymere Lösung getaucht zu werden. Zu den flüssigen polymeren Lösungen zählen beispielsweise die Pyralin®-Polyimidvorläuferlösungen von Dupont, die Probimide®-Lösungen von Ciba-Geigy und die National Starch und Chemical Thermid-Lösungen. Diese Lösungen können mit geeigneten Lösungsmitteln, wie zum Beispiel N-Methylpyrrolidinon, Dimethylacetamid oder Diethylenglycol-Dimethylether auf geeignete Konzentrationen verdünnt werden. Geeignete Konzentrationen reichen von ungefähr 1 Gew.-% bis ungefähr 25 Gew.-% Polymer, vorzugsweise von ungefähr 3 % bis ungefähr 15 %.

Elektrisch leitende Kontaktlöcher des Typs 200 in FIG. 8 für das Herstellen einer elektrischen Verbindung mit einem elektrisch leitenden Kern können in den Strukturen von FIG. 1 und FIG. 2 benutzt werden.

Ein weiteres alternatives Verfahren für das Aufbringen eines dielektrischen Materials auf der Seitenwand eines Verbindungslochs in einem Substrat wird in EP-A-0393381 beschrieben, die der am 17. April 1989 eingereichten US-Patentanmeldung 339557 entspricht.

In dieser Anmeldung wird ein Verfahren zum Pressen eines Materials in ein Verbindungsloch oder Blindloch in einem Substrat beschrieben. Das Material wird auf die Oberfläche des Substrats aufgebracht. Es wird für eine Umgebung gesorgt, die es ermöglicht, daß das Material fließt, indem das Material zum Beispiel auf die Glasübergangstemperatur oder darüber hinaus erwärmt wird. Dann wird das Material unter Druck gesetzt, der bewirkt, daß es fließt, wobei zuerst die Seitenwand des Lochs überzogen wird, und bei weiterer Druckanwendung fließt das Material, um

das Loch vollständig auszufüllen. Das sich ergebende Substrat kann eine im wesentlichen ebene Fläche mit Löchern haben, deren Umfang mit dem Material beschichtet ist oder die vollständig mit dem Material gefüllt sind. Das Material ist vorzugsweise ein thermoplastisches polymeres Material, wie zum Beispiel Polyimid und ein perfluoriniertes Polymer.

Ein Substrat 80, wie es in FIG. 3 gezeigt wird, wird auf beiden Seiten mit einer dielektrischen Schicht, wie zum Beispiel Pyralin® PI 2525 von DuPont, einem thermoplastischen Polymer, überzogen. Ein Verbindungsloch, wie das unter Bezugszeichen 221 von FIG. 9 gezeigte. Wenn das Loch gestanzt wird, kann das Substratmaterial in der Bewegungsrichtung des Lochstempels verschmiert werden. Das verschmierte Material kann durch Ätzen entfernt werden, wobei das Polymer über dem Verbindungsloch im Substrat einen Überhang bildet, wie dies in FIG. 10 gezeigt wird. Das Substrat wird dann zwischen zwei Platten gelegt, das Polymer wird auf die Glasübergangstemperatur oder darüber hinaus erwärmt, und die Platten werden zusammengedrückt, wodurch ein Druck auf die Polymerschicht ausgeübt wird, der sie in das Verbindungsloch drückt. Das Polymer überzieht zuerst die Seitenwand, wie dies in der Anmeldung '557 ausführlich beschrieben worden ist. Nach einer ausreichend langen Zeit ist das Verbindungsloch vollständig gefüllt. Ein Verbindungsloch mit einem dielektrischen Überzug kann gebildet werden, indem man entweder den Druck wegnimmt, wenn die Seitenwand überzogen ist, oder indem man mit Hilfe der gleichen Verfahren, wie sie vorstehend aufgeführt sind, ein durch das Polymer, das das Verbindungsloch in dem Substrat ausfüllt, führendes Loch erzeugt. Nachstehend werden Beispiele für die Verwendung dieses Verfahrens zur Beschichtung der Seitenwand eines Verbindungslochs und zum Ausfüllen eines Verbindungslochs aufgeführt. Diese Beispiele werden nicht als Ausführungsbeispiele der Erfindung vorgestellt, sondern sollen der Verständlichkeit der Erfindung förderlich sein.

BEISPIELE

BEISPIEL 1

Pyralin PI 2525 von DuPont, ein thermoplastisches Polyimid, wurde durch Tauchbeschichtung auf eine 72,6 μm (0,003 Zoll) dicke Kupferfolie aufgebracht. Bei jedem Eintauchen nimmt die Polymerdicke um ungefähr 12,7 μm (0,0005 Zoll) zu. Der Eintauchvorgang wurde mehrmals wiederholt, um eine Polymerenddicke von 25,4 μm (0,001 Zoll) bzw. 50,8 μm (0,002 Zoll) auf beiden Seiten der Kupferfolie zu erreichen. Beide Proben wurden zwischen jeder Tauchbeschichtung und nach der Fertigstellung des letzten Überzugs 5 Minuten lang bei 200 °C getrocknet. Verbindungslöcher mit einem Durchmesser von 127 μm (0,005 Zoll) wurden mechanisch durch jede Probe gestanzt. Sie legten den Kupferkern im Inneren des Verbindungslochs frei. Der Kupferkern wurde hinterätzt, indem die Probe 4 Minuten lang bei 50 °C in Eisen(III)-chlorid getaucht wurde. Die Proben wurden dann gründlich mit entionisiertem Wasser abgespült und danach getrocknet. Die Proben wurden auf über T_g 310 °C erwärmt und zwischen zwei Platten gepreßt. Bei den Proben mit einer Polymerdicke von 25,4 μm (0,001 Zoll) wurde 15 Sekunden lang bei 350 °C ein Druck von 34,5 MPa (5000 psi) ausgeübt. Bei den Proben mit einer Polymerdicke von 50,8 (0,002 Zoll) wurde 10 Sekunden lang bei 340 °C ein Druck von 34,5 MPa (5000 psi) ausgeübt.

BEISPIEL 2

Durch Tauchbeschichtung ist Säurepolyamid 5811D, das von DuPont hergestellt wird und ein BPDA-PDA-Polyimidvorläufer ist, auf einen eine Unze schweren, vorgestanzten Kupfer-Invar-Kupferkern aufzubringen. Der Kern hat eine gesputterte Chromoberfläche. Der überzogene Kern wird bei 85 °C eine Stunde lang getrocknet. Der Kern wird dann bei 125 °C 45 Minuten lang mit einem Druck von 5,17 MPa (750 psi) gepreßt und dann bei 250 °C eine Stunde lang mit einem Druck von 5,17 MPa (750 PSI) gepreßt, um die ge-

stanzten Löcher mit dem Polymer zu füllen.

Zusammenfassend kann gesagt werden, daß hier eine Mehrschichtstruktur beschrieben wird, die auf nutzbringende Weise als elektronische Leiterplatte verwendet werden kann, um auf ihr elektronische Bauelemente zu montieren. Die elektronische Leiterplatte wird aus einer Vielzahl von Substraten hergestellt, von denen jedes einen elektrischen und/oder thermisch leitenden Kern hat, der von einer dünneren Schicht aus dielektrischem Material umgeben ist. In einem Ausführungsbeispiel werden die Substrate durch unter Druck verformbare Verbinder, die die Substrate räumlich voneinander trennen, elektrisch miteinander verbunden, wodurch ein Zwischenraum entsteht, durch den ein als Kühlmittel dienendes Fluid fließen kann, um Wärme abzuführen, die durch das elektronische Bauelement in der Struktur erzeugt wird. In einem anderen Ausführungsbeispiel gibt es Substrate mit zwei Kernen, die aneinander gelegt werden, wobei diese elektrisch leitenden Kerne der Struktur Stabilität verleihen und Masse- und Stromversorgungsebenen liefern. In einem anderen Ausführungsbeispiel wird eine Vielzahl von Baugruppen durch eine Vielzahl von unter Druck verformbaren Verbindern elektrisch miteinander verbunden und räumlich getrennt. Die Baugruppen können mehr als ein aneinander gelegtes Substrat haben.

A N S P R Ü C H E

1. Mehrschichtleiterplattenstruktur mit:

einer Vielzahl von Substraten (4, 6, 8, 10), von denen jedes eine erste (18, 22, 26, 30) und eine zweite (20, 24, 28, 32) Hauptfläche hat;

wobei jedes der Substrate mindestens einen leitenden Kern (12) hat, wobei mindestens ein Teil des mindestens einen Kerns mit einem dielektrischen Material (13) überzogen ist;

einem Leitemuster (34, 36, 44) auf mindestens einer der Hauptflächen jedes der Substrate;

wobei das Leitemuster (36) auf einer Hauptfläche eines der Vielzahl von Substraten einem Leitemuster (44) auf einer Hauptfläche eines benachbarten Substrats gegenüberliegt;

einer Vielzahl von unter Druck verformbaren Verbindern (42), die aus Lötmittekkugeln, leitenden Epoxidharzformulierungen oder leitenden Elastomerformulierungen gebildet werden, die zwischen den Hauptflächen der benachbarten Substrate angeordnet sind und diese Hauptflächen voneinander trennen; und

wobei die Vielzahl von unter Druck verformbaren Verbindern, die einen Teil des Leitemusters (36) auf einer der Hauptflächen elektrisch mit einem Teil des Leitemusters (44) auf der Hauptfläche des benachbarten Substrats verbinden.

2. Struktur nach Anspruch 1, bei der das Leitemuster des Substrats elektrisch mit dem Kern des Substrats verbunden

ist.

3. Struktur nach Anspruch 1, bei der

jedes der Substrate zwei leitende Kerne (144, 150) aufweist, wobei mindestens ein Teil der Kerne mit einem dielektrischen Material (156, 158) überzogen ist, und der dielektrische Überzug des ersten Kerns (144) dem dielektrischen Überzug des benachbarten zweiten Kerns (150) gegenüberliegt und an diesem haftet.

4. Struktur nach Anspruch 3, die weiterhin einen Klebstoff zwischen den dielektrischen Flächen der benachbarten Kerne umfaßt.

5. Struktur nach einem der vorstehenden Ansprüche, bei der mindestens ein Kern (12) thermisch leitend ist und/oder mindestens ein Kern elektrisch leitend ist.

6. Struktur nach Anspruch 5, bei der das Material des Kerns aus einem oder mehreren der Materialien aus der Gruppe bestehend aus Cu, Al, Cu-Invar-Cu, Mo und deren Legierungen ausgewählt wird.

7. Struktur nach einem der vorstehenden Ansprüche, bei der der Kern eine Dicke von 25,4 μm (1 Millizoll) bis 1,016 mm (40 Millizoll) hat.

8. Struktur nach einem der vorstehenden Ansprüche, die weiterhin ein elektronisches Bauelement umfaßt, das auf der Struktur elektrisch montiert, vorzugsweise in thermischem Kontakt mit der Struktur montiert ist.

9. Struktur nach einem der vorstehenden Ansprüche, bei der mindestens eines der Substrate mindestens ein elektrisch leitendes Kontaktloch (40, 162) hat, um eine elektrische Verbindung zwischen der ersten und der zweiten Hauptfläche

herzustellen.

10. Struktur nach Anspruch 9, bei der mindestens eines der elektrisch leitenden Kontaktlöcher gegenüber mindestens einem Kern elektrisch isoliert ist, vorzugsweise aus einem Verbindungsloch in mindestens einem der Substrate gebildet, wobei ein elektrisch isolierendes Material entlang des Umfangs des Verbindungslochs angebracht ist und ein elektrisch leitendes Material darüber angebracht ist.
11. Struktur nach Anspruch 9 oder 10, bei der mindestens eines der elektrisch leitenden Kontaktlöcher mit mindestens einem Kern elektrisch verbunden ist, vorzugsweise aus einem Verbindungsloch in dem Substrat gebildet, auf dem entlang des Umfangs ein elektrisch leitendes Material angebracht ist.
12. Struktur nach Anspruch 11, bei der das dielektrische Material eine Dicke zwischen 2,54 μm (0,1 Millizoll) und 254 μm (10 Millizoll) hat.
13. Struktur nach einem der vorstehenden Ansprüche, bei der das dielektrische Material ein polymeres Material ist.
14. Struktur nach einem der vorstehenden Ansprüche, bei der mindestens ein Verbinder aus der Vielzahl von Verbindern (42) elektrisch mit mindestens einem Kern verbunden ist.
15. Struktur nach einem der vorstehenden Ansprüche, bei der der Verbinder ein Lötmittelkugelchen mit einem Durchmesser zwischen 50,8 μm (2 Millizoll) und 508 μm (20 Millizoll) ist.
16. Struktur nach Anspruch 9, bei der das das Verbindungsloch umgebende elektrisch leitende Material ein polymeres Material ist.

17. Struktur nach einem der vorstehenden Ansprüche, bei der das das Verbindungsloch umgebende elektrisch isolierende Material ein polymeres Material ist.

FIG. 1

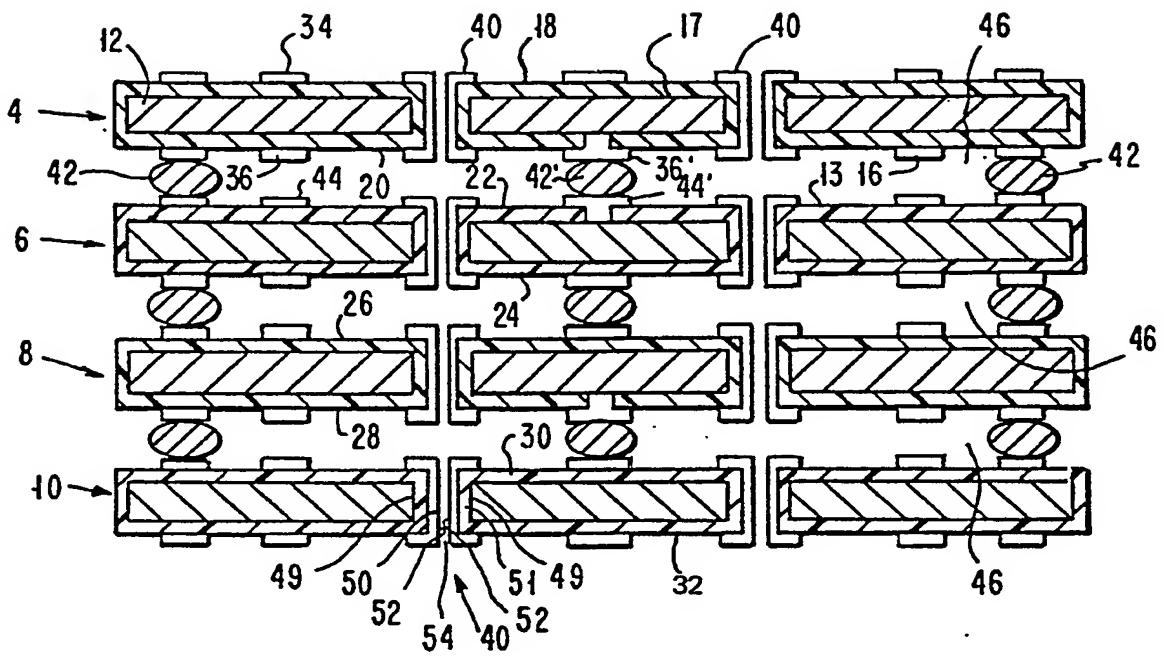


FIG. 2

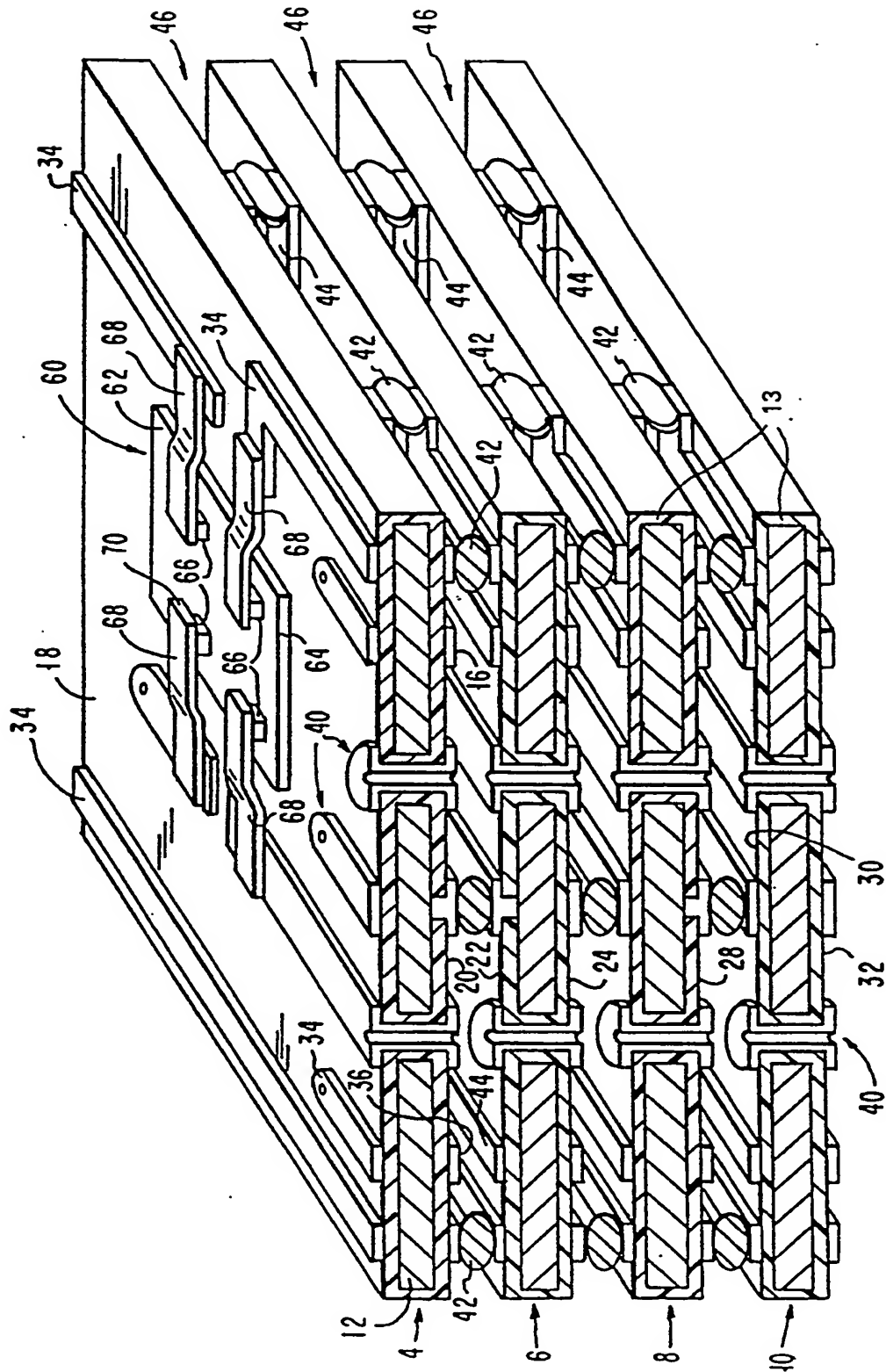


FIG. 3



FIG. 4

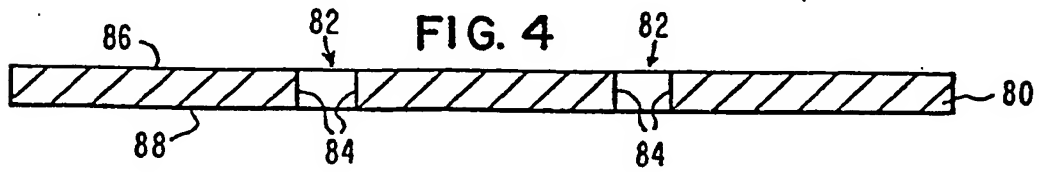


FIG. 5

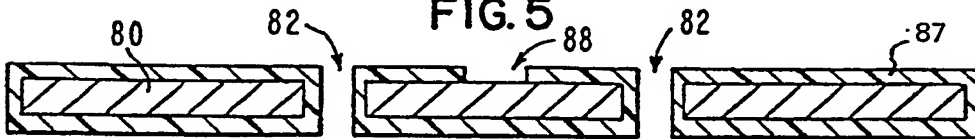


FIG. 6

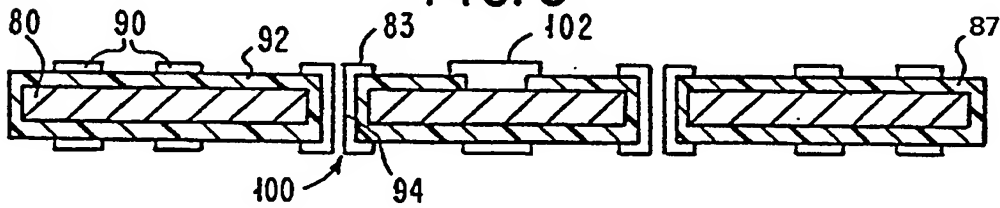
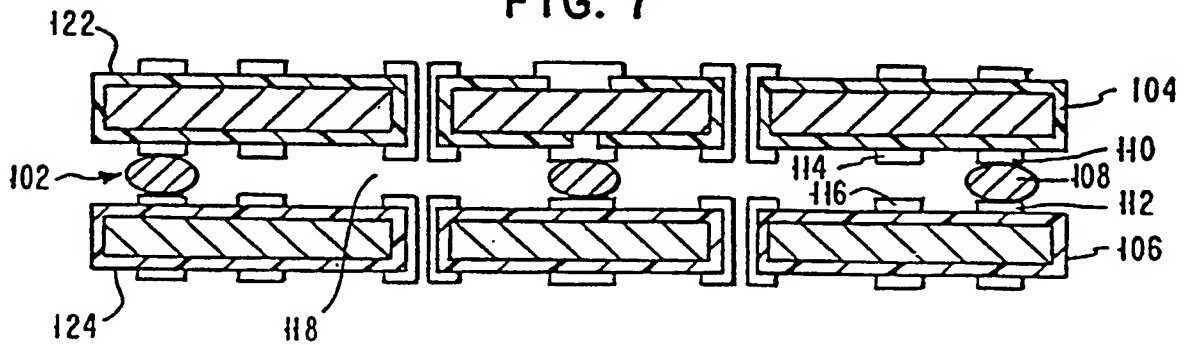
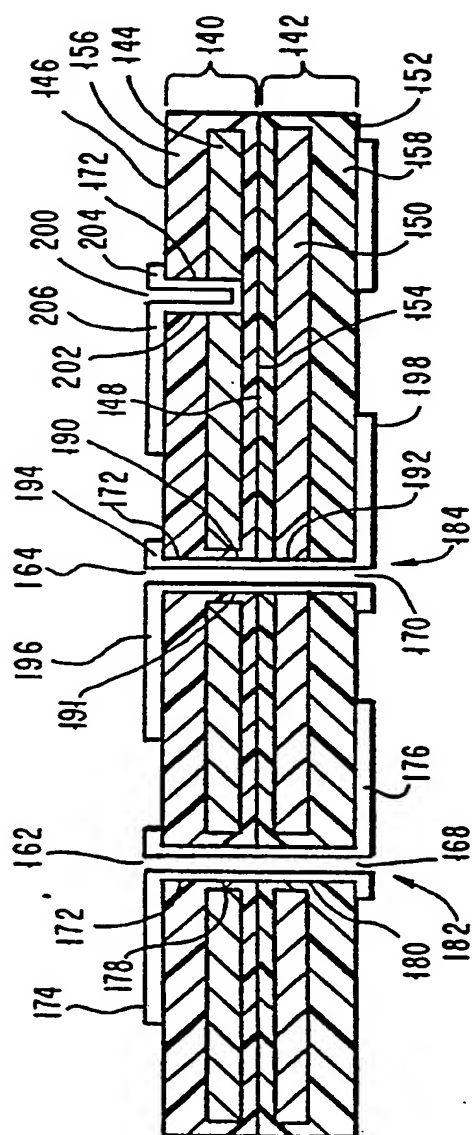


FIG. 7





8/6/17

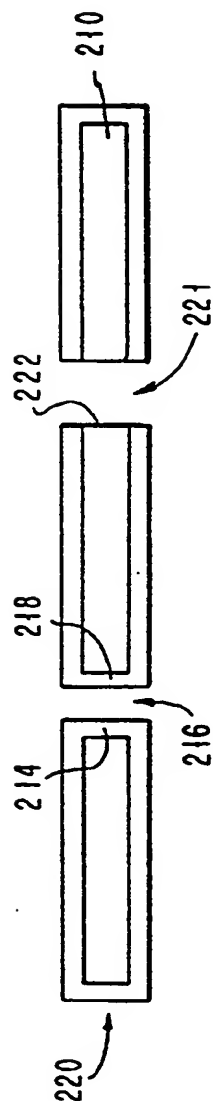


FIG. 9

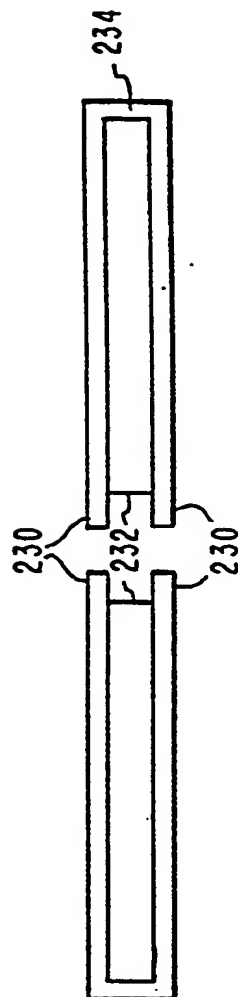


FIG. 10

THIS PAGE LEFT BLANK